Version: Se udprintdato.

ORCAD

DIGITAL SIMULERING

LITE EDITION

Nærværende er et kompendium, der fungerer som en "komme i gang" – vejledning i digital kredsløbssimulering med Orcad PSPICE. Kompendiet bygger videre på Capture- og Pspice kompendiet.

Kompendiet er beregnet til HTX-elever i Sønderborg.

Kompendiet er oprindeligt skrevet til version 8. Der kan derfor let være fejl / mangler, og jeg vil gerne have et tip om disse, så evt. nye versioner kan forbedres.

Redigeret til Orcad 9.2 Lite ed. Dec. 2000.12.19

Valle.





Digital Simulering

I ORCAD PSPICE er der også mulighed for at analysere / simulere digitale kredsløb. I vores Lite udgave der det kun TTL-kredse, vi kan arbejde med. – Og husk – Kun fra PSPICE-directoriet. Det betyder desværre, at mange af de kredsløb, vi har arbejdet med i det daglige ikke kan simuleres, idet TTL modsat CMOS er meget lavimpedant. For at gøre en indgang lav, skal der trækkes op til 2 m[A] ud af indgangen til stel.

Oprettelse af et projekt:

Når et projekt defineres, spørges om der skal oprettes et hierarkisk eller et simpelt projekt.

I hierarkisk design er der mulighed for at stoppe del-kredsløb i "kasser" – i stil med blokdiagrammer. Dvs. man kan lave en kasse, og dykke ned i den og tegne et diagrammet heri.

Det er lidt kompliceret, og gennemgås ikke her.

Create PSpice Project	x
Create based upon an existing project	OK
hierarchical.opj	B <u>r</u> owse
hierarchical.opj simple.opj C. L. reate a blank project	Cancel
	<u>H</u> elp

Der vælges et simpelt projekt, og "Create a blank project".

Digitale kredse er ideelt set kredse, der udfører Boolsk Algebra, men "in the real world" har de forskellige ulemper: Tresholdspændinger (Upper / Lower trigger-niveau), Propagation-delay, Fan In, Fan Out, osv. Dette tages der højde for i PSPICE.

I PSPICE arbejdes med 3 typer nodes (knudepunkter mellem komponenter) : Analog, Digital og Interface. Hvis alle komponenter, der er forbundet til en node, er analoge, er noden *analog*. Er alle komponenter digitale, er noden *digital*. Er der derimod både digitale og analoge komponenter tilsluttet en node, er det en *interface node*.

For en analog node er værdierne, der beregnes, spænding og strøm.

For en digital node er beregnede værdier ("States") - 0 eller 1.



For interface-nodes er værdierne både analog spænding/strøm og digitale værdier. PSPICE indsætter her automatisk en "usynlig" komponent, AtoD eller DtoA. Dette sker fx. hvis digitale gates drives af en Vpulse-generator eller hvis en gateudgang belastes med en modstand.

Pulsgeneratorer:

Der findes i biblioteket PSPICE / SOURCE forskellige generatorer, der kan bruges til at give signaler til digitale kredsløb.

Vpulse kan godt anvendes. Det er egentlig en analog generator, hvor man kan definere ontid, offtid, spænding osv. Men brug helst deciderede digitale signalgeneratorer.

Den simpleste er nok:

DigClock

I diagrammet får generatoren DigClock-en navnet "DSTM1", den næste "DSTM2" osv. afhængig af hvor mange man bruger. DSTM står for Digital STiMuli. DigClock-generatoren findes i biblioteket PSPICE\SOURCE.

DigClock indeholder en færdig CLOCK-puls-generator, der genererer fortløbende pulser. Den er som standard opsat til en OFFtid på 0,5 μ S og en ONtid ligeledes på 0,5 μ S. Dvs en frekvens på 1 Mhz. og en dutycycle på 50 %. Startværdien er logisk 0. Klikkes på værdierne, kan de ændres: Der kan fx indtastes :

OFFTIME =, (lavtid) ONTIME =, (højtid) DELAY = 0 (tid før første skift) (default) STARTVALUE = 0 Starter med 0 (default) OPPVAL = 1 (modsat af STARTVALUE) (default)

Dobbeltklikkes, åbnes en slags database for de værdier, der er indtastet, og her kan der også ændres på opsætningen.

Delay, Startvalue og Oppvalue behøver man normalt ikke at ændre

Eksempel: Givet følgende kredsløb:



Der er brugt 4 stk DigStim generatorer. De er indstillet til hhv 8, 4, 2 og 1 ms, og vil så på 16 ms have været alle 16 kombinationer igennem.

Ledningerne har fået navne fra A til D, og udgangen Uout. Der er sat "V-markere", - Voltmetre på de nodes, der ønskes tegnet grafer for.

Simuleringen køres i fx 18 mS, og resultatet vises i PROBE som flg:



Til venstre ses NODE-navnene, og der vises nivoer, fra det sted, cursoren er placeret.

Andet eksempel: En generator er belastet med en modstand.



Grafen ser ud som flg. idet vi nu har en blanding af analog og digital simulering !!



<u>STIM1</u>.

En anden generator er STIM1. Det er ligeledes en 1-bit stimulus-signal og den findes ligeledes i biblioteket PSPICE/SOURCE. Generatoren giver et antal definerbare pulser. Altså ikke umiddelbart en fritløbende generator. Generatoren kan fx bruges til en reset puls.

Signalet skal defineres. Dobb. klik på symbolet, og der kommer et regneark frem.

Forneden vælges fanebladet "Parts". I feltet COMMAND1 for oven står 0s 0. Det betyder at kl. 0 sek. er generatorens signal 0. Felterne COMMAND10 til COMMAND16 kommer før COMMAND2. Gå hen til COMMAND2 Indtast hvad dernæst skal ske, fx. 1m 1. Altså kl. 1 millisek. går signalet på 1. Fortsæt i næste felt med næste ordre. Max 16 COMMANDS.

₿K

COMMAND1	COMMAND10	C(D16	COMMAND2	COMMAND3	COMMA
 0s 0			1m 1	2m 0	

Når signalet er defineret, klikkes på APPLY, og regnearket lukkes.

Sæt simuleringen op til at køre i fx 5 mS.

Resultatet er flg: Det er lidt svært at se. Signalet er højt fra 1,0 mS til 2,0 mS.



Ovenstående er et eks. hvor der er anvendt absolutte tider. En anden mulighed er at anvende relative tider:

Dette illustreres ved følgende:

ĺ	COMMAND16	COMMAND2	COMMAND3	COMMAND4	COMMAND5	COMMANE
		label=loop1	+2m 1	+1m 0	+0.5m GOTO loop1 2 TIMES	

COMMAND1: 0s 0 COMMAND2: label=loop1 COMMAND3: +2m 1 COMMAND4: +1m 0 COMMAND5: +0.5 GOTO loop1 2 TIMES

Command1 sætter signalet til 0 ved tiden 0 sek. (ikke vist) 2 mS efter går signalet på 1, og herefter går der 1 ms før signalet går lavt. I COMMAND5 dirigeres løkken gentaget 2 gange efter 0,5 msek.

Signalet ser ud som vist herunder.



I Plot / Axis Settings / X Grid (eller Y-Grid) er det muligt at ændre gridopsætningen, så det billede, der kopieres til klipboard med "Window / Copy to Clipboard" fx ser ud som ovenstående.

Axis Settings							X
Axis Settings	X Grid Y Grid Automatic Linear Log (# of deca ections: I with oth ide plot edge outside plot ed	ades) her major her minor	Minor Interva © 2 © 4 © 5 Grids- C Lin © Do © + © No	als between N C 10 es Intersections: ts V ne ks inside plot	Major with othe with othe	er major er minor	
ОК	Cancel	Save A	.s Default	<u>R</u> eset Defau	ılts [Help	

Her er flere eksempler på kommandoer, der kan tastes ind i regnearket.

```
COMMAND1=0s 0
COMMAND2=LABEL=loop1
```



COMMAND3=+0.5m 1 COMMAND4=+0.5m 0 COMMAND5=+0.5m GOTO LOOP1 3 TIMES COMMAND6=LABEL=LOOP2 COMMAND7=+1m 1 COMMAND8=+1m 0 COMMAND9=+1m GOTO LOOP -1 TIMES COMMAND10=

Første løkke gentages 3 gange, altså ialt 4 gange. Anden løkke er her defineret til -1 gange. -1 betyder uendelig mange gange.

OBS. Efter en GOTO ordre udføres næste ordre uden delay.

Ud over "0" og "1" kan der angives, at signalet er Z, dvs. "High State" eller "Tri State", X for Unknown, F for Faling, eller R for Rising.

STIM4.

Generatoren STIM4 findes i biblioteket PSPICE/SOURCE. Den giver en 4 bit bred bus, der kan defineres i regnearket ved at Dobb.klik på symbolet.

Tegn en BUS fra STIM4-symbolet. Giv bussen et navn, en såkaldt LABEL (place net alias), fx. A[3-0] Navnene på de 4 ledninger er nu A3, A2, A1 og A0. - OBS. A3 er MSB ????

Sæt gates på med enkel Wire fra bussen.

Giv hver wire en label, så simuleringsprogrammet ved, hvilken af bussens ledninger, wiren skal sluttes til. (A0, A1 osv.



Dobb klik på signalgeneratoren. Indtast fx følgende commands:

COMMAND2	COMMAND3	COMMAND4
+1m 0001	+1m 0011	+1m 1100

I Command1 stod default 0s 0000

I PSPICE vises:



Ovenstående er resultatet i PROBE. Bemærk, at det er A0 er mest betydende bit. Bussen kunne med fordel have været lable'd med A[3-0].

Vælges Add Trace, kan der afkrydses kun i Digital, så er det lettere at finde de digitale signaler.





Kobles der et par modstande på Uout, fås følgende output. Det er nu tillige spændinger, der vises. Ikke kun digitale værdier.

Andet eksempel på Commands:

COMMAND1=0s 0000 COMMAND2=label=start COMMAND3=+1M INCR BY 0001 COMMAND4=+1m goto start -1 times COMMAND5=+1m 0000

Med ovenstående fås et fortløbende 4-bit binært signal. -1 times betyder uendelig antal løkker. Kunne fx. have været defineret som 6 times. Bemærk ordren "INCR BY 0001.

Af flere muligheder kan nævnes:

COMMAND1=0s 0000 COMMAND2=repeat for 3 COMMAND3=+0.5m INCR BY 0001 COMMAND4=ENDREPEAT

COMMAND1=0s 0000 COMMAND2=repeat forever COMMAND3=+0.5m INCR BY 0001 COMMAND4=endrepeat

COMMAND1= REPEAT 3 TIMES COMMAND2=+ 5ns 0 COMMAND3=+ 5ns 1 COMMAND4= ENDREPEAT

Bussen eller dele af den kan føres videre. Giv lables. Fx. D[15-0] føres videre i D[3-0]. Førstnævnte, D0 er lig D0 i næste bus ! ?.

DigStim1

I biblioteket PSPICE/SOURCSTM findes en digital clock, der kan sættes op ved hjælp af en STIMULUS-EDITOR, hvor pulsen defineres, fx. frekvens, dutycycle, og evt. delay før start.

Placer generatoren i diagrammet. Highlight den. Vælg "Edit / Pspice Stimulus".



Stimulus editoren kommer op. Signalet gives et navn, og der vælges Digital Clock. Klik på OK.

New Stimulus	
Name:	Nu kan frekvensen eller periodetiden indtastes
Analog	Nu kan nekvensen ener periodenden indiastes
U <u>E</u> XP (exponential)	
O <u>P</u> ULSE	Clock Attributes
O P <u>W</u> L (piecewise linear)	blance: and
SEFM (single-frequency FM)	Name: Vvt
SIN (sinusoidal)	specity by:
	Erequency and duty cycle
Digital	C Period and on time
© <u>C</u> lock	
O Signal	
O Bus Width:	Duty cycle (%) 0.5
Initial Value:	Initial value 0
	Time delay (sec)
OK Cancel	
	OK Cancel Apply

Det valgte signal ser nu således ud i Stimulus Editoren.

🐮 Stimulus Edit	tor - [DIG	ITAL SI	M.stl *]											
🔊 Eile Edit S	ticoulus . <u>P</u>	lḃt <u>V</u> iew	<u> </u>	<u>/</u> indow <u>H</u> e	lp									
			2 91	Q [L]	i^(r), (i) 0i	,	*== -	<u>_</u> 0]	
+	i	;	ii		; r	i		- i	i r	i		i	i _	i
ΨΨι														
	i			- i - i				i i			i	i		i
	1			1				· ·			I.	1		-
	! !			1 !				1						
						-		1	1	ï				
	i		<u> </u>	ii				i						1
5	ls			1ms			2 Ti	' MS LME			31	າຣ		
	4													

Ønskes senere ændret i signalet, highlightes generatoren, og der vælges Edit / Pspice Stimulus.

Desværre er der i vores udgave ikke mulighed for at definere bus-signaler.

Filestim Her skal signalet defineres i en fil. Ikke behandlet i dette kompendium.!!

Logic Level Devices.

HI eller LO er Logisk Niveau-devices der enten giver en konstant logisk 1 (+5V til TTL) eller logisk 0 til en input-pin. Disse findes i "Place / Power" i højre side af skærmbilledet.



Hi eller Lo kan sættes på fx. Reset på en Flip Flop for at "bestemme" en spænding, så en indgang ikke svæver.

<u>Udgange</u>

Udgange kan afsluttes med en PORT eller Offpage Connector, der gives en label (net name), fx. Qa, Qb etc.

Der kan også bruges blot et lille stykke wire, der gives en label. Og der placeres Voltage-markers.

Simulering:

Simulering foregår med en Transient setup. Indstil Final Time til fx. 20 uS. I OPTIONS kan man bestemme hvilke propagation-delay-tider, simulatoren skal anvende. - og under Flip-flop Initialization kan man tvinge alle flipflops til at stå i en kendt stilling. Mest realistisk er dog All X, dvs. alle ukendt.

Simulation Settings - digi			×
Simulation Settings - digi General Analysis Include Category: Analog Simulation Gate-level Simulation Output file	Files Libraries Stimulus Options Timing Mode Minimum Jypical Magimum Worst-case (min/max) Suppress simulation error messag Initialize all flip-flops to: X Y	Data Collection Pro	e.
	<u>A</u> dv	vanced Options	<u>R</u> eset
	OK Annuller	Anvend	Hjælp

Eks:

Givet følgende kredsløb. Egentlig skulle Uout være høj konstant, men det indses, at når Uin går lav, er ben 3 på NOR-gaten ikke blevet høj før inverteren har haft tid til at reagere. En kort periode er NOR-gatens begge indgange følgelig lav samtidig. Dette bør NORgaten reagere på, og Uout må blive lav efter NOR-gatens propagationdelay.



Simuleringsprofilen er sat op og i Options er der valgt Worst-Case.

Simulation Settings - dsim
General Analysis Include Files Libraries Stimulus Options Data Collection Probe Window
Category: Analog Simulation Initiate level Simulation Minimum Output file Iypical Magimum Worst-case (min/max) Suppress simulation error messages in waveform data file. Initialize all flip-flops to: Imitialize Default I/O level for A/D interfaces: Imitialize Advanced Options Reset
OK Annuller Anvend Hjælp

Cursoren er placeret på ca 65 nS. Det ses, at indgangen er 0, Punkt A er R = rising, og Uout er X = Unknown.

At signalet i punkt A er rising i en periode, skyldes, at der er tolerancer på propagationdelay. De er default indstillet til TYPISK. Her tages højde for både langsomme og hurtige gates.



A begynder at stige efter 5 nS - og er blevet høj efter 25 nS.

Uout begynder at stige 5 nS efter at Uin er blevet lav. Den er **R**ising. Lidt efter kan man ikke vide, om A er blevet høj, således at Uout burde blive lav igen. Derfor er Uout defineret som X = Unknown.

I Probe er de forskellige States vist med forskellige farver.



- "<u>R</u>ising",
- "<u>F</u>aling",
- " $\mathbf{\overline{X}}$ for Unknown" og

"<u>Z</u> for High Impedance".





Opgaveeksempler: (Taget fra tidligere version)

Og tilhørende graf:



Eller som flg:



Tekst kan sættes på grafen, vælg Plot/Label/Text, fx. kan også sættes pil på osv.

I PROBE-vinduet H-klik på den sorte baggrund. Vælg settings. Eller vælg Plot/Axix settings.



Nu kan vælges:

X-Axis	
Y-Axis	Her kan fx. gives navn til Y-akse
X-Grid	I X-grid og Y-grid kan vælges om der skal være streger, prikker, krydser eller
Y-Grid	ingenting i plottes gridpunkter. Prøv selv, Er egentlig ikke særlig tydelig.



Probe (Cursor		
A1 =	3.0714m,	4.9950,	1
A2 =	4.4286m,	4.9950,	0
dif=	-1.3571m.	10.490u	

Her er der både sat label på, Cursorer og Probe Cursor-

vinduet er med. Probe cursorvinduet er taget med over via PaintShopPro, Capture Window

7400	2-Nand
01	2-Nand-OC
02	"-Nor
03	2-Nor OC
04	Inv
05	Inv OC
08	2-And
09	2-And OC
10	3-Nand
11	3-And
14	Inv m/ Hysterese
20	4-Nand
27	3-Nor
28	2-Nor
32	2-Or
42A	BCD til Decimal
48	BCD til 7-segment
49	BCD til 7-segment
73	JK-FF
74	D-FF
76	JK-FF med Preset & Clear
77	Latch 2 bit
85	4 bit komparator
86	2-Exor
95A	4 bit skiftereg. PI, PO, SI
96	5 bit skiftereg, med Preset
100	4 bit latch
107	JK FF med Clear
132	2-Nand m. Hysterese
153	4 line til 1 multiplexer
154	4 line til 16 mux
155	DEMUX
160	Syncron 4 bit Decade tæller, Preset
161	Syncron 4 bit Binær tæller, Preset
164	8 bit skiftereg, PO
174	HEX D-FF
184	BCD til Binær
185	4 bit binær til BCD
248	BCD til 7-segment
273	8 D-FF
279	S-R FF, Aktiv lav
393	4 bit tæller
490	Decade Counter

Udvalgte 74xxx kredse til simulering med ORCAD PSPICE